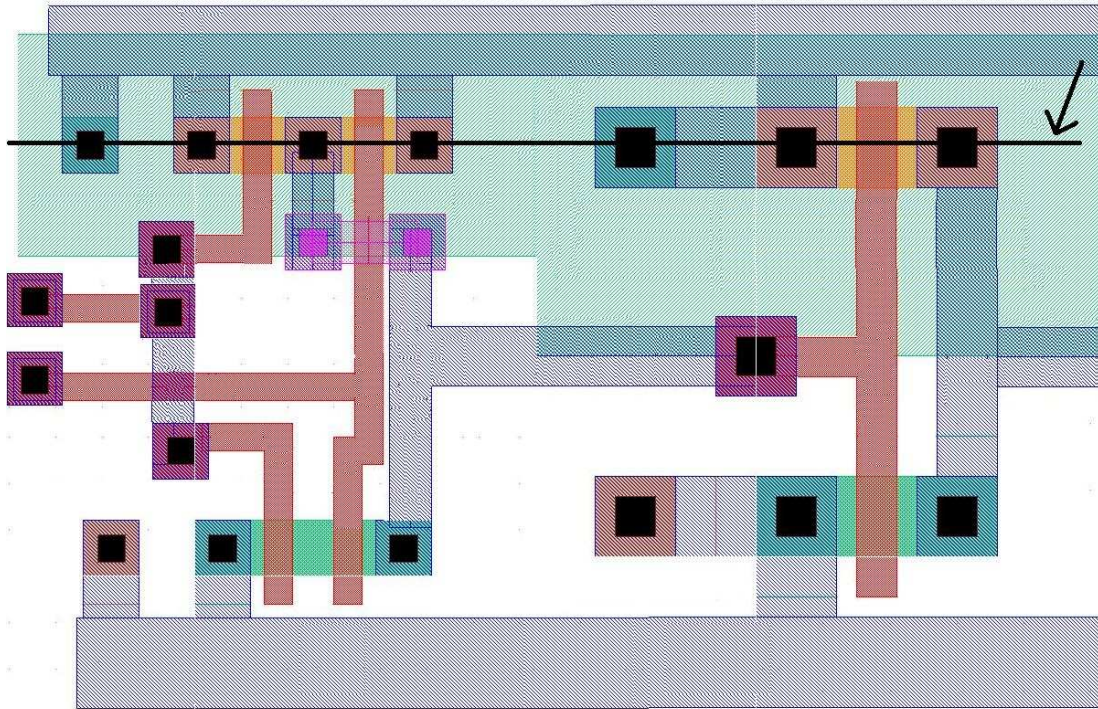


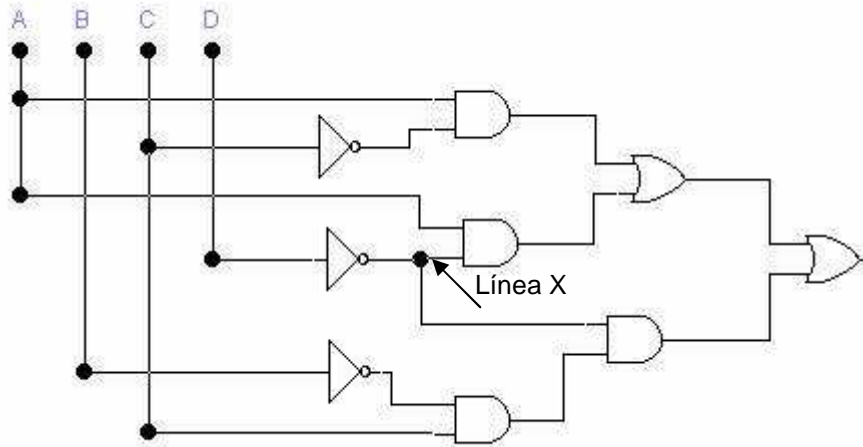
1. Dibuja el perfil de un corte hipotético realizado en el layout de la figura por la línea indicada por la flecha.



2. Dibuja el esquema a nivel de transistores y a nivel lógico de la celda anterior.
3. Contesta a las siguientes preguntas:
 - a. ¿A qué es debido la electro migración?
 - b. ¿Qué es y para qué sirve el PWELL?
 - c. Comenta las diferencias entre las Standard cells y las gate arrays.
4. Enuncia las tres reglas de “buenas prácticas de diseño” que consideres más relevantes, explicando cuales son los problemas que pueden surgir si no se cumplen dichas reglas, y la manera de implementarlas en un circuito.
 ¿Por qué crees que estas 3 reglas que has escogido son las más importantes?
5.
 - a. Explica el método de sensibilización de caminos

....

- b. Utilizando el método anterior, genera todos los vectores de test que detectan el fallo “línea X bloqueada a 1”. Explica cómo lo haces (no basta con escribir los vectores).



6.

- a. Explica en qué consiste el BIST, tomando como ejemplo el circuito de la figura (nota: La señal de AUTOTEST controla una serie de multiplexores que no están dibujados para simplificar el problema).
- b. Sabiendo que la signatura correcta es “1”, ¿El fallo “línea X bloqueado a 0” se detecta o queda enmascarado?
- c. Diseña el analizador de signaturas.

