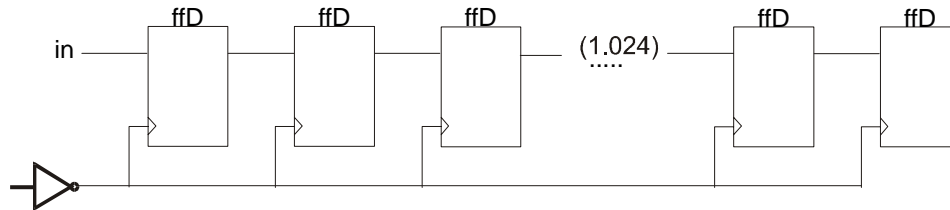


(Añadid aquí vuestros nombres)

EJERCICIOS DE LOS CAPÍTULOS 5 Y 6

Ejercicio 1

Un inversor ataca a un registro de desplazamiento de 1.024 bits por la entrada de reloj, como indica la figura.



Las "data-sheets" del inversor y de los flip-flops están en las últimas páginas. Se pide:

- Calcula el retardo máximo de la señal de reloj en condiciones industriales, teniendo en cuenta que la líneas de conexión entre la salida del inversor y las entradas de reloj de los ffs presentan una capacidad total de 50 pF. Calcula el consumo de este circuito a 10MHz.
- Suponiendo que en total necesitamos 32 pads de salida, que consumen un máximo de 2mA cada uno y 2 pads de entrada que consumen 0,05mA cada uno en el peor caso, y suponiendo que cada pareja de pads de alimentación Vdd-Gnd suministran un máximo de 20mA, calcula el consumo **total** del circuito (Vdd=3V.). ¿Cuántas parejas de pads Vdd-Gnd son necesarias?
- Rediseña el circuito para que el tiempo de respuesta del inversor se reduzca a, aproximadamente, la mitad. Dibuja el esquema y recalcula el tiempo de respuesta en el peor caso. Recalcula también el consumo.

Ejercicio 2

Se prevé necesitar una producción de 500.000 unidades del circuito anterior, y se pide calcular el coste aproximado del mismo realizándolo mediante Standard-cells de OPSON S.A.:

	Costes fijos	Costes recurrentes
Prototipos	435 EUR/mm ²	
Serie	120 EUR/mm ²	Entre 10.000 y 100.000 unidades : 0,40 €/mm ² .unidad Entre 10.001 y 500.000 unidades : 0,30 €/mm ² .unidad Para más de 500.001 unidades: 0,20 €/mm ² .unidad (nota: las unidades se piden en múltiplos de 10.000)

(Añadid aquí vuestros nombres)

Necesitarás unos pocos datos más:

1. Tamaño de los pads de entrada y de los pads de alimentación y tierra : $150\mu\text{m} \times 500\mu\text{m}$ (ancho x alto)
2. Tamaño de los pads de salida: $300\mu\text{m} \times 500\mu\text{m}$ (ancho x alto)
3. Paso mínimo (*minimum pitch*¹) entre los hilos de conexión pad-pin : $200\mu\text{m}$.
4. *Scribe-line*² de $200\mu\text{m}$
5. El fabricante asegura que en su opción *standard-cells* consigue densidades de integración de 40.000 puertas/ mm^2 , incluidas las pistas de conexión.

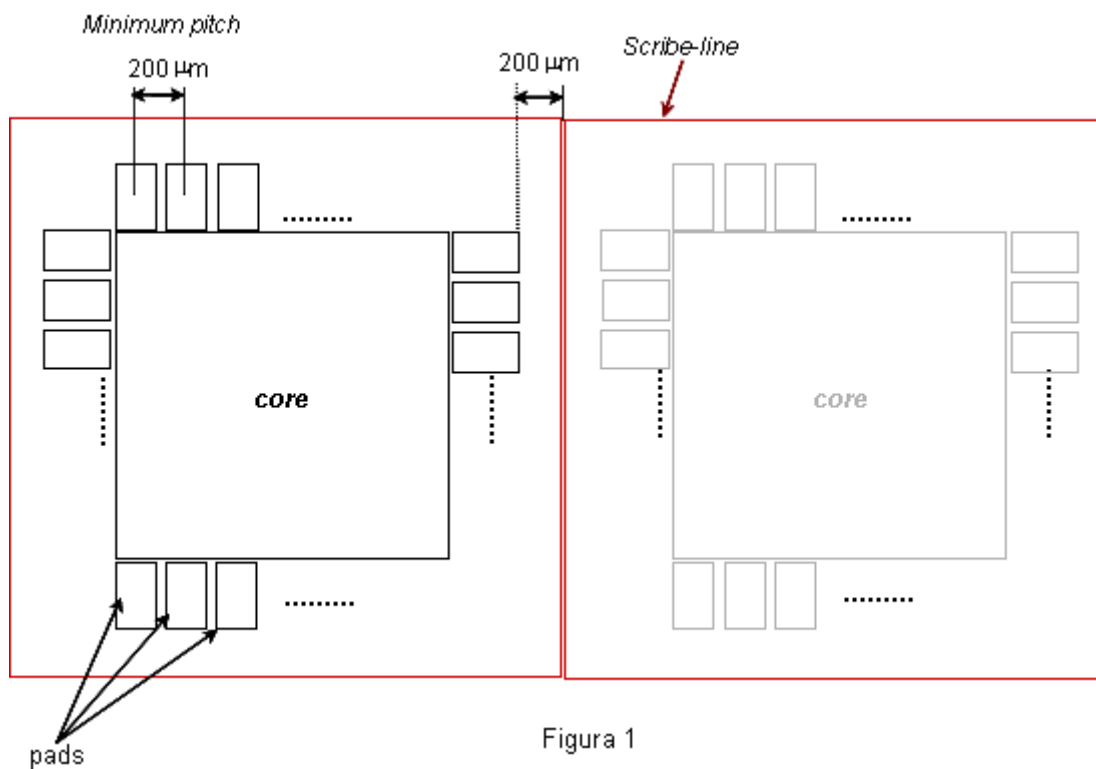


Figura 1

¹ El *minimum pitch* se refiere a la distancia mínima que debe haber entre los cables que unen los pads del CI con los pines del encapsulado. Esto se verá en el capítulo 8, pero para lo que nos interesa ahora basta con saber que el *minimum pitch* define a distancia mínima a la que se pueden poner los pads, medida desde el centro de un pad al centro del siguiente (ver figura 1).

² La *scribe line* define la distancia mínima a la que se pueden poner las distintas repeticiones del dado de silicio sobre la oblea (ver figura 1).

(Añadid aquí vuestros nombres)

Inverter
INV

Truth Table

A	Y
0	1
1	0

$Y = \bar{A}$

Datasheet Version: 2.0

Symbol

Code	Parameter	Value	Unit
X	Length	7.200	um
Y	Height	38.000	um
Ntran	Transistor count	4	trans
Power	AC Power dissipation	1.46	uW/MHz

Input/Output Specifications

Input	Description	Fanin	Unit	Output	Description	Fanout	Unit
A	Data in	0.058	pF	Y	Data out	1.06	pF

Propagation Delays

Code	From	To	Min	Typ	Max	Mil	Unit
tplh	A	Y	0.04	0.07	0.15	0.17	ns
tphl	A	Y	0.06	0.12	0.24	0.28	ns
dtplh	A	Y	0.45	0.96	1.91	2.21	ns/pF
dtphl	A	Y	0.36	0.78	1.53	1.78	ns/pF

(Añadid aquí vuestros nombres)

Scan-path D-type Flip-flop

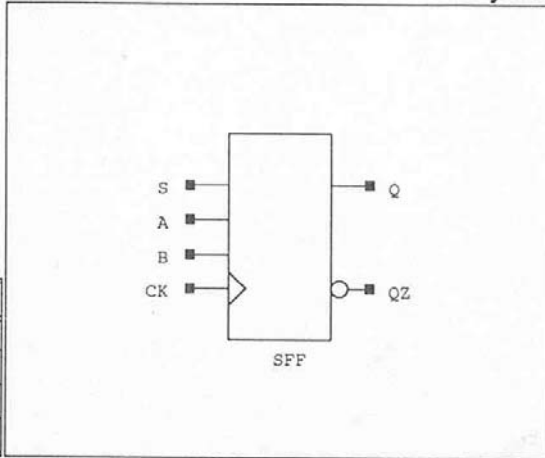
SFF

Truth Table

S	CK	Q	QZ
0	↑	A	\bar{A}
1	↑	B	\bar{B}
X	0	Q0	QZ0
X	1	Q0	QZ0

Datasheet Version: 2.0

Symbol



Code	Parameter	Value	Unit
X	Length	64.800	um
Y	Height	38.000	um
Ntran	Transistor count	36	trans
Power	AC Power dissipation	12.51	uW/MHz

Input/Output Specifications

Input	Description	Fanin	Unit	Output	Description	Fanout	Unit
S	Data in	0.065	pF	Q	Data out	1.15	pF
A	Data in	0.032	pF	QZ	Data out	1.15	pF
B	Data in	0.033	pF				
CK	Data in	0.032	pF				

Timing Constraints

Code	Signal	Constraint	Mil Min	Ind Min	Ind Max	Mil Max	Unit
setup	S	setup to CK	2.61	2.25	-	-	ns
hold	S	hold to CK	0.87	0.75	-	-	ns
setup	A	setup to CK	2.32	2.00	-	-	ns
hold	A	hold to CK	0.87	0.75	-	-	ns
setup	B	setup to CK	2.32	2.00	-	-	ns
hold	B	hold to CK	0.87	0.75	-	-	ns
pwl	CK	pulse width 0	2.32	2.00	-	-	ns
pwh	CK	pulse width 1	2.03	1.75	-	-	ns

Propagation Delays

Code	From	To	Min	Typ	Max	Mil	Unit
tplh	CK	Q	0.30	0.64	1.27	1.48	ns
tphl	CK	Q	0.33	0.71	1.40	1.63	ns
tplh	CK	QZ	0.44	0.93	1.84	2.14	ns
tphl	CK	QZ	0.44	0.93	1.85	2.15	ns
dtplh	CK	Q	0.42	0.89	1.76	2.05	ns/pF
dtphl	CK	Q	0.32	0.69	1.36	1.58	ns/pF
dtplh	CK	QZ	0.41	0.88	1.74	2.02	ns/pF
dtphl	CK	QZ	0.30	0.64	1.26	1.46	ns/pF