

(Añadid aquí vuestros nombres)

EJERCICIOS DEL CAPÍTULO 9 (1ª entrega)

Ejercicio 1

(para ver si has entendido el concepto: responde con tus propias palabras, no con lo que ponen los apuntes)

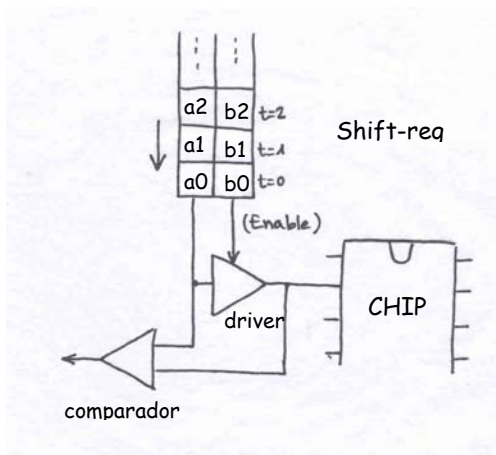
Contesta breve pero claramente a las siguientes preguntas:

- ¿Es necesario testear un chip cuando se recibe la serie?. ¿Por qué?
- ¿Cuál es la diferencia entre test estructural y test funcional?. ¿Cuál de ellos es preferible utilizar en caso de circuitos muy grandes y por qué?
- ¿En qué tipo de test (funcional o estructural) son necesarios los modelos de fallos?.

Ejercicio 2

En la página 10 del capítulo 9 se habla de las parejas D/C de los ATEs, y dice : “La figura 4 muestra el sistema driver/comparador (D/C) asociado a cada pin del circuito. Para cada canal (=pin del ASIC) existe una pareja D/C que se conecta de la siguiente manera:

- Pines de entrada : se conecta sólo el driver.
- Pines de salida : se conecta sólo el comparador.
- Pines de entrada/salida : se conectan ambos.”



Cada pareja D/C lleva además asociada dos “grandes”¹ registros de desplazamiento que podéis ver en la figura de la izquierda, colocados en vertical (el primer registro sería el formado por a_0, a_1, \dots etc. –llamémosle registro A- y el segundo el formado por b_0, b_1, \dots etc –registro B-), junto a las conexiones del driver y del comparador. El objetivo de estos registros doble: El registro B guarda la información de si, en cada ciclo de test (a cada ciclo de test ambos registros se desplazan en el sentido de la flecha) el pin actúa como de entrada y por tanto debe recibir señales ($b_i=1$) o si actúa

como salida y su valor debe compararse con el valor esperado de salida ($b_i=0$). El registro A guarda en cada ciclo de test o bien el valor que se debe forzar sobre el pin si éste está actuando en dicho ciclo como pin de entrada, o el valor esperado de salida con el que se debe comparar el valor del pin cuando éste está actuando como pin de salida.

¹ Los vectores de test se guardan en el conjunto de los registros de desplazamiento de todas las parejas D/C. Fijaros que, de hecho, los registros de la pareja D/C que se conecta al pin i -ésimo guardan la información de todos los valores que hay que forzar sobre el pin / comparar a lo largo de todo el test. En consecuencia, el registro de desplazamiento debe tener tantos bits como número de vectores de test permitamos. Los ATEs más sencillos tienen registros de 2^{16} bits (alrededor de 64.000) en adelante.

(Añadid aquí vuestros nombres)

Teniendo en cuenta este funcionamiento, os pido que me digáis qué valores hay que poner en los registros de desplazamiento A y B (contestad diciendo qué valores deben tomar a_0 , b_0 , a_1 , b_1 ,... etc.) para que:

1. En $t=0$ el ATE fuerce un valor 0 sobre la E/S del chip (es decir, el pad bidireccional actúa como pad de entrada en $t=0$)
2. En $t=1$ se compruebe que el valor de salida es 1 (ahora el pad bidireccional actúa como pad de salida)
3. En $t=2$ se fuerce un 1 (pad bidireccional de nuevo actuando como pad de entrada)

Ejercicio 3

En el circuito siguiente, busca un vector de test que detecte el fallo "línea **a** bloqueada a 0", y otro que detecta la "línea **c** bloqueada a 1". (Nota: seguid las indicaciones del método de sensibilización de caminos explicado en la página 26 y la figura 17 del capítulo 9)

